

## MICROWAVE CIRCUIT DEVICE

**Publication number:** JP60192401

**Publication date:** 1985-09-30

**Inventor:** NODA MASAKI; OOGA MASATOSHI

**Applicant:** HITACHI LTD; HITACHI VIDEO ENG

**Classification:**

- International: **H01P3/08; H01P5/107; H03D9/06; H01P3/08; H01P5/10; H03D9/00; (IPC1-7): H01P3/08; H03D9/06**

- European: **H01P5/107**

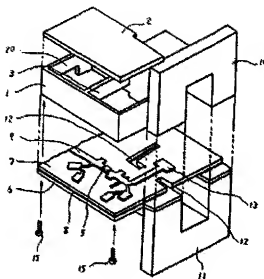
**Application number:** JP19840047054 19840314

**Priority number(s):** JP19840047054 19840314

Report a data error here

### Abstract of JP60192401

**PURPOSE:** To obtain a stable characteristic and low loss by placing a conductor case covering a main part of a microwave integrated circuit (MIC) near the surface of a dielectric substrate or an upper part of the dielectric substrate so as to incorporate a conductor case and a waveguide. **CONSTITUTION:** A conductor frame 1 of incorporated constitution with a waveguide is placed so as to surround the MIC main part in a microwave circuit comprising a waveguide-microstrip line converter and succeeding MIC constitution, the lower end of the conductor frame 1 is positioned on the surface of the dielectric substrate 7, a concaved slot 20 is formed to a part corresponding to a strip conductor 9 being one end of the conductor frame 1, a conductor plate 2 is placed at the upper end of the conductor frame 1 so as to constitute a conductor case. A conductor wall 3 whose lower end is placed between the input and output terminals of a microwave electronic component 5 and near the upper part is placed in the inside of the conductor case. The radiation loss of the microwave electronic circuit is decreased by the conductor case placed at the upper part of the strip conductor 9, the input/output of the microwave electronic component is separated by the conductor wall 3 in the conductor case and the coupling by the signal of radiation mode is decreased.



Data supplied from the **esp@cenet** database - Worldwide



JP 60192401

⑩ 日本国特許庁 (J P)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 昭60-192401

⑬ Int. Cl. <sup>4</sup>	識別記号	庁内整理番号	⑭ 公開 昭和60年(1985) 9月30日
H 01 P 3/08		7741-5J	
H 01 P 5/107		7741-5J	
H 03 D 3/06		7402-5J	審査請求 未請求 発明の数 1 (金9頁)

⑮ 発明の名称 マイクロ波回路装置

⑯ 特 願 昭59-47054

⑰ 出 願 昭59(1984) 3月14日

⑱ 発 明 者 野 田 正 樹 横浜市戸塚区吉田町292番地 株式会社日立製作所電研研究所内

⑲ 発 明 者 大 嶋 正 俊 横浜市戸塚区吉田町292番地 日立ビデオエンジニアリング株式会社内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 出 願 人 日立ビデオエンジニアリング株式会社 横浜市戸塚区吉田町292番地

㉒ 代 理 人 弁理士 高橋 明夫 外1名

## 明 細 書

1 発明の名称 マイクロ波回路装置

2 特許請求の範囲

(1) 誘電体基板の一面にストリップ導体を他面に接地導体を有するマイクロストリップ線路で形成される回路の一端に、導波管を具備し、かつ、導波管モードの信号からマイクロストリップ線路モードの信号への変換回路を具備するマイクロ波電子回路において、下端が誘電体基板表面あるいは誘電体基板上部近傍に位置しマイクロ波電子回路要素を包む導体枠と導体枠上端に設置する導体板より成る導体ケースを導波管と一体形成したことを特徴とするマイクロ波回路装置。

(2) 特許請求の範囲第1項記載のマイクロ波回路装置において、導体枠の一端が、マイクロ波電子回路要素を格納するマイクロ波電子部品の入出力端子間の上方近傍に位置するマイクロ波回路装置。

3 発明の詳細な説明

## 〔発明の利用分野〕

本発明は、マイクロ波回路に供り、特に導波管を有するマイクロ波電子回路、例えば、ミキサコンバータに好適なマイクロ波回路装置に関する。

## 〔発明の概要〕

第1図に導波管-マイクロストリップ線路変換器を具備したマイクロ波電子回路の一般的な構成を示す。裏面を接地導体8とした誘電体基板7の裏面にストリップ導体9とマイクロ波電子部品5でマイクロ波集積回路(以後MICと略す)を形成し、接地導体8に支持金属板6が形成されている。また上面で二分割された終端短絡導波管10,11内にMICの一端のストリップ導体13が挿入され誘電体基板7に形成された溝12を貫通して二分割された終端短絡導波管10,11により支持金属板6をはさみ、導波管-マイクロストリップ線路変換器が形成されている。上記構成は導波管とそれに続くMICから成るマイクロ波電子回路に通じており構造が簡単で

一枚基板で回路が構成されるため生産性に優れておりよく用いられる。しかし、誘電体基板7上のストリップ導体9からの放射損失が大きく特性劣化の原因となる上、導波管に続く回路が誘電体基板7の表面にストリップ導体9とマイクロ波電子部品4,5でM I Cを構成し、接地導体8に支持金属板6が密着されている。またH面で二分割された終端短絡導波管10,11内にM I Cの一端のマイクロストリップ回路13が挿入され、二分割された終端短絡導波管10,11は誘電体基板7に形成された導12を貫通して支持金属板6及び誘電体基板7をはさみ導波管-マイクロストリップ回路変換部が構成されている。導波管-マイクロストリップ回路変換部とそれに続くM I C構成のマイクロ波電子回路において、導波管と一体構成の導体枠1がその一端を第2のマイクロ波電子部品4の入出力端子間であつて上方近傍に位置させM I C要素を囲むように設置され、導体枠1上端には導体枠2が設置され導体ケースが形成される。導体枠1下端は

〔発明の目的〕

本発明の目的は、簡単な構成で上記従来技術の欠点を解消し、低損失かつ安定な特性の得られるマイクロ波電子回路を提供することにある。

〔発明の概要〕

上記目的を達成するために、本発明は導波管とそれに続くM I C構成のマイクロ波電子回路において、誘電体基板表面若しくは誘電体基板上面近傍にM I C要素を覆う導体ケースを設け

し導体ケースと導波管を一体構成した。

〔発明の実施例〕

第2図は本発明を2枚基板の増幅回路に適用した一実施例である。基面を無接導体8とした誘電体基板7の表面にストリップ導体9とマイクロ波電子部品4,5でM I Cを構成し、接地導体8に支持金属板6が密着されている。またH面で二分割された終端短絡導波管10,11内にM I Cの一端のマイクロストリップ回路13が挿入され、二分割された終端短絡導波管10,11は誘電体基板7に形成された導12を貫通して支持金属板6及び誘電体基板7をはさみ導波管-マイクロストリップ回路変換部が構成されている。導波管-マイクロストリップ回路変換部とそれに続くM I C構成のマイクロ波電子回路において、導波管と一体構成の導体枠1がその一端を第2のマイクロ波電子部品4の入出力端子間であつて上方近傍に位置させM I C要素を囲むように設置され、導体枠1上端には導体枠2が設置され導体ケースが形成される。導体枠1下端は

3

誘電体基板7上方近傍もしくは誘電体基板7表面に設置されている。

導体ケース内部には下端が第1のマイクロ波電子部品5の入出力端子間であつて上方近傍に位置し上端を導体枠1とそろえた導体壁3が形成されている。第3図は導体枠1の位置を示す上方正面図である。ストリップ導体9の上方に位置する導体ケースによりマイクロ波電子回路の放射損失を低減でき、マイクロ波電子部品4,5のそれぞれの入出力間上方に位置する導体壁3及び導体枠1によりマイクロ波電子部品4,5のそれぞれの入出力間が分離され放射モードの信号による結合を抑制できる。さらに支持金属板8と導体枠1をネジ15等の部材で固定することで誘電体基板7と支持金属板6の圧着効果も得ることができる。本発明によれば低損失で安定な特性を得ることができる。

第4図は本発明を1枚基板の増幅回路に適用した実施例である。第2図と同じ番号を付したものは同一部分を示す。導波管-マイクロスト

4

リップ回路変換部とそれに続くM I C構成のマイクロ波回路において導波管と一体構成の導体枠1がM I C要素を囲むように設置され、導体枠1の下端は誘電体基板7表面に位置し、導体枠1の一端のストリップ導体9と対応する部分には短絡部が形成され、また導体枠1の上端には導体枠2が設置され導体ケースが形成される。導体ケース内部には、下端がマイクロ波電子部品5の入出力端子間であつて上方近傍に位置する導体壁3が設置されている。第5図は導体枠1の位置を示す上方正面図である。

ストリップ導体9の上方に位置する導体ケースによりマイクロ波電子回路の放射損失を低減でき、支持金属板6と導体枠1をネジ15等の部材で固定することにより誘電体基板7と支持金属板6の圧着効果も得ることができる。また導体ケース内の導体壁3によりマイクロ波電子部品5の入出力を分離し放射モードの信号による結合を低減できる。したがって本発明によれば低損失で安定な特性のマイクロ波電子回路を得

ることが出来る。

第8図は本発明を1段構成の増幅回路に適用した別の実施例である。第2図と同じ番号を付したものは同一部分を示す。導波管-マイクロストリップ結合変換器とそれに続くMICから成るマイクロ波回路において、下端が誘電体基板7上方近傍に位置し一端がマイクロ波電子部品5の入出力端に位置するMIC要素を囲む導体枠1が導波管と一体形成され導体枠1の上面に導体板2を配置した導体ケースが形成されている。ストリップ導体9の上方に位置する導体ケースによりマイクロ波電子回路の放射損失を低減でき、マイクロ波電子部品5の入出力端子間の中心線に導体枠1の一部が位置するためマイクロ波電子部品5の入出力を分離でき放射モードの低減による結合を抑制できる。さらに導体枠1の下端が誘電体基板7の上方近傍に位置するため、ストリップ導体9の配線と無関係に導体ケース形状を選択できる。本発明によれば、小型の導体ケースを用いて安定

で低損失の特性を得ることが出来る。

第8図は本発明を示す別の実施例で1段構成の増幅回路への適用例である。第2図と同じ番号を付したものは同一部分を示す。導波管-マイクロストリップ結合変換器とそれに続くMICから成るマイクロ波回路において、下端が誘電体基板7表面に位置し、ストリップ導体9と対応する部分には図解20が形成された導体枠1が導波管と一体形成され、導体枠1の上面には導体板2が設置された導体ケースが形成されている。ストリップ導体9上方に位置する導体ケースによりマイクロ波電子回路の放射損失を低減でき支持金属板6と導体枠1をネジ15等の部材で固定することにより誘電体基板7と支持金属板8の圧着構造もかねることが出来る。したがって本発明により低損失で安定な特性のマイクロ波電子回路を得ることが出来る。

第9図は本発明を示す1段構成の増幅回路への適用例である。端面を接地導体8とした誘電体基板7の裏面にストリップ導体9とマイクロ

波電子部品5でMICを形成し、接地導体8に支持金属板6が密着されている。また終端短絡導波管16のB面中央付近で水平にMICと支持金属板8を合わせた厚さとはほぼ同じ幅の層14が形成され、終端短絡導波管16内部にMICの一端のマイクロストリップ線路13が位置するように層14にMICと支持金属板6を挿入し、導波管-マイクロストリップ結合変換器及びそれに続くマイクロ波電子回路が形成されている。このマイクロ波電子回路において、下端が誘電体基板7上方近傍に位置し、一端がマイクロ波電子部品5の入出力端に位置するMIC要素を囲む導体枠1が終端短絡導波管16と一体形成され導体枠1上面に設置される導体板2と導体ケースを構成する。この導体ケースにより、第4図に示した実施例と同じ効果を得ることが出来る。

第10図は本発明を示す別の実施例で、2段構成の増幅回路への適用例である。端面を接地導体8とした誘電体基板7の裏面にストリップ導

体9とマイクロ波電子部品4、5でMICを形成し接地導体8に支持金属板6が密着されている。またMICの入力部のストリップ導体21に終端短絡導波管を用いた導波管-同軸線結合変換器17の入出力端子22が接続されマイクロ波電子回路が形成されている。このマイクロ波電子回路において、導波管-同軸線結合変換器17と一体形成の導体枠1の一端が第2のマイクロ波電子部品4の入出力端の上方近傍に位置しMIC要素を囲むように設置されている。導体枠1とストリップ導体9と相対する部分では導体枠1下端は誘電体基板7上方近傍に位置され、他は誘電体基板7表面に位置されている。導体枠1上面には導体板2が設置され導体ケースが形成されている。導体ケース内部には下端が第1のマイクロ波電子部品5の入出力端子間の上方近傍に位置する上層を導体枠1上層とそろえた導体層3が配置されている。この導体ケースにより第2図に示した実施例と同じ効果を得ることが出来る。

第11図は本発明をS H Fコンバータの2段増幅前置増幅回路に用いた一実施例である。第12図はその実施部分の詳細を示す上方正面図である。基面を接地導体8とした誘電体基板7の表面にストリップ導体9により、2段増幅前置増幅回路30、ミキサ回路31、周波数変換回路32、I F増幅回路33がM I C形成され、接地導体8に支持金属板6が密着され、入力部には導波管-マイクロストリップ線路変換器18を具備し、S H Fコンバータが形成されている。また前置増幅回路30には、トランジスタ4、5が実装されている。このM I C形成S H Fコンバータにおいて、導波管-マイクロストリップ線路変換器と一体形成の導体種1の一端が前置増幅回路後段のトランジスタ4の入出力間の上方向近傍に位置し、前置増幅回路30の回路パターンを刻むように設置されている。導体種1とストリップ導体9が相対する部分は、導体種1の一部が除去され、導体種1の下層は誘電体基板7裏面に位置する。導体種1上層には導体種2が設置され

導体ケースが形成されている。導体ケース内部には下層が前置増幅回路30の初段のトランジスタ5の入出力間の上方向近傍に位置する導体種3が設置されている。導体ケースにより前置増幅回路30の回路パターンからの放射損失を低減でき、トランジスタ4、5はそれぞれの入力部と出力部間の上方向に位置する導体種1および導体種8によりトランジスタ4、5のそれぞれの入出力が分離され放射モードの信号による結合を抑制できるため、S H Fコンバータの低雑音化に効果的大きい。

なお、これらの実施例は1段増幅前置増幅回路と2段増幅回路を例に本発明を説明したもので、本発明は1段増幅成および2段増幅前置増幅回路に限るものでないことは言うまでもない。

#### 〔発明の効果〕

以上述べたように本発明によれば、簡単な構成で低損失で安定なマイクロ波電子回路を得ることができる。

#### 4 図面の簡単な説明

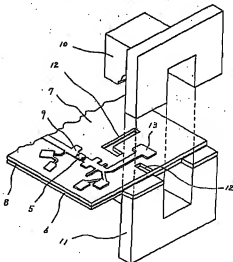
11

第1図は従来例を示す分解斜視図、第2図、第4図、第6図、第8図、第9図、第10図は本発明の実施例を示す分解斜視図、第3図は第2図の平面図、第5図は第4図の平面図、第7図は第6図の平面図、第11図は本発明をS H Fコンバータに実施した例を示す斜視図、第12図は第11図の主要部平面図である。

- |                |           |
|----------------|-----------|
| 1…導体種          | 2…導体板     |
| 3…導体壁          |           |
| 4, 5…マイクロ波電子部品 |           |
| 6…支持金属板        | 7…誘電体基板   |
| 8…接地導体         | 9…ストリップ導体 |
| 10, 11…終端短絡導波管 |           |
| 15…ネジ          | 20…凹溝     |

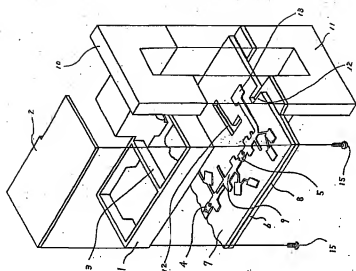
12

第1図

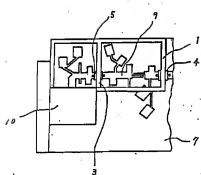


代理人 井野士 高 義 明 夫

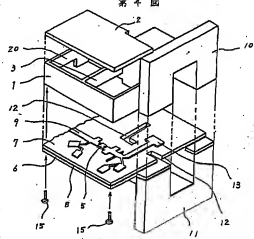
圖 2



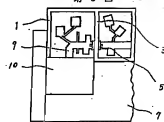
第 3 圖



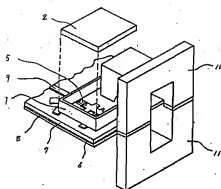
第 4 圖



第 5 圖



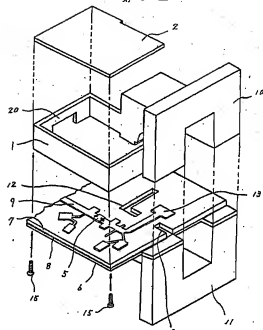
第 6 圖



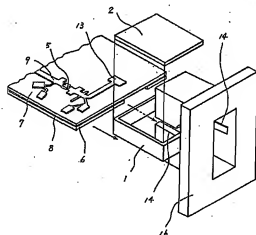
第 7 圖



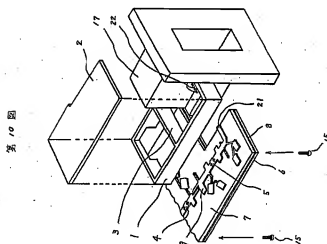
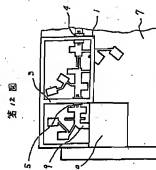
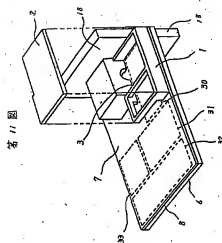
第 8 圖



第 9 圖







手続補正書(自発)

昭和 58 年 6 月 29 日

特許庁長官 殿

事件の表示

昭和 59 年 特許原第 47054 号

発明の名称

マイタロ線図路装置

補正をする者

特許出願人

株式会社日立製作所

代理人

〒100 東京都千代田区丸の内一丁目6番1号

株式会社日立製作所内 特許 第 212-1111 (4000)

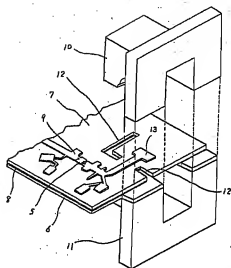
第 61002 号 高橋 明



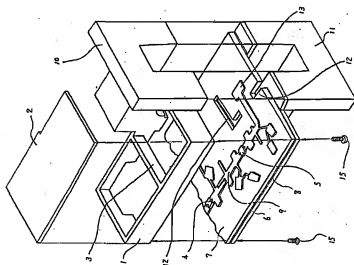
補正の対象 図面(第1図、第2図、第4図、第6図、第8図)

補正の内容 第1図、第2図、第4図、第6図、第8図を別紙の通り補正する。

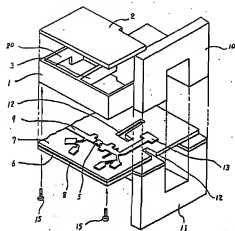
第1図



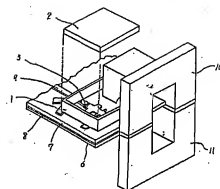
第2図



第 4 図



第 6 図



第 8 図

